

KARTA OPISU MODUŁU KSZTAŁCENIA		
Nazwa modułu/przedmiotu Programowalne układy cyfrowe		Kod 1010832121010841101
Kierunek studiów Elektronika i Telekomunikacja	Profil kształcenia (ogólnoakademicki, praktyczny) ogólnoakademicki	Rok / Semestr 1 / 2
Ścieżka obieralności/specjalność Systemy telekomunikacyjne	Przedmiot oferowany w języku: polski	Kurs (obligatoryjny/obieralny) obligatoryjny
Stopień studiów: II stopień	Forma studiów (stacjonarna/niestacjonarna) stacjonarna	
Godziny Wykłady: 1 Ćwiczenia: - Laboratoria: 2 Projekty/seminaria: -		Liczba punktów 4
Status przedmiotu w programie studiów (podstawowy, kierunkowy, inny) inny		(ogólnouczelniany, z innego kierunku) z danego kierunku
Obszar(y) kształcenia i dziedzina(y) nauki i sztuki nauki techniczne		Podział ECTS (liczba i %) 4 100%
Odpowiedzialny za przedmiot / wykładowca:		
dr inż. Adam Łuczak email: aluczak@multimedia.edu.pl tel. +48 6653840 Wydział Elektroniki i Telekomunikacji ul. Piotrowo 3A 60-965 Poznań		
Wymagania wstępne w zakresie wiedzy, umiejętności, kompetencji społecznych:		
1	Wiedza:	1. Posiada podstawową wiedzę w zakresie algebry Boole'a. [K1_W01] 2. Posiada wiedzę w zakresie programowania w językach C/C++. [K1_W09] 3. Posiada ogólną wiedzę o cyfrowych układach kombinacyjnych i sekwencyjnych. [K1_W12] 4. Posiada ogólną wiedzę o cyfrowej reprezentacji sygnałów i arytmetyce binarnej.
2	Umiejętności:	1. Potrafi pozyskiwać informacje z literatury i baz danych oraz innych źródeł w języku polskim lub angielskim. [K1_U01] 2. Potrafi się posługiwać językami programowania wysokiego poziomu C/C++. [K1_U13]
3	Kompetencje społeczne	1. Zna ograniczenia własnej wiedzy i umiejętności, rozumie konieczność dalszego doskonalenia się. [K1_K01] 2. Potrafi realizować projekty zespołowe. [K1_K02]
Cel przedmiotu:		
Poznanie grupy układów programowalnych (FPGA), ich budowy wewnętrznej i cech funkcjonalnych. Poznanie technik projektowania uwzględniających specyfikę układów programowalnych FPGA. Wprowadzenie do modelowania i testowania projektów dla układów FPGA. Zapoznanie z językami opisu sprzętu. Wprowadzenie do języka Verilog. Poznanie sposobów projektowania i opisu podstawowych struktur układu cyfrowego (automatu, potoki, elementy pamięciowe, FIFO, LIFO). Pokazanie typów magistral komunikacyjnych i sposobów ich projektowania.		
Efekty kształcenia i odniesienie do kierunkowych efektów kształcenia		
Wiedza:		
1. Ma podstawową wiedzę o trendach rozwojowych w zakresie układów programowalnych - [K2_W01,K2_W02] 2. Posiada wiedzę wystarczającą do projektowania wyspecjalizowanych układów cyfrowych do zastosowania w układach programowalnych. - [K2_W01,K2_W02] 3. Zna zasadę działania podstawowych interfejsów komunikacyjnych. - [K2_W01,K2_W02] 4. Zna zasady projektowania podstawowych elementów układów cyfrowych (automaty, potoki). - [K2_W01,K2_W02]		
Umiejętności:		
1. Potrafi pozyskiwać dane z literatury i innych źródeł, potrafi integrować uzyskane informacje, dokonywać ich interpretacji, a także formułować i uzasadniać opinie. - [K2_U01] 2. Potrafi opisać elementy układu cyfrowego w postaci modułu języka Verilog. - [K2_U04] 3. Potrafi testować i weryfikować poprawność działania układu cyfrowego. - [K2_U04,K2_U12] 4. Potrafi wykorzystać poznane techniki projektowe do zaprojektowania układu cyfrowego. - [K2_U04,K2_U12,K2_U18] 5. Posiada umiejętność korzystania z nowoczesnych narzędzi wspomagania projektowania i syntezy układów cyfrowych dla platformy układów FPGA. - [K2_U15,K2_U18]		

Kompetencje społeczne:
1. Jest otwarty na możliwości ciągłego doskonalenia się i rozumie konieczność podnoszenia kompetencji zawodowych. - [K2_K04]
2. Ma podstawową wiedzę niezbędną do rozumienia pozatechnicznych uwarunkowań działalności inżynierskiej; zna podstawowe zasady bezpieczeństwa i higieny pracy. - [K2_K05]
3. Ma poczucie odpowiedzialności za zaprojektowane systemy elektroniczne i telekomunikacyjne. - [K2_K06]

Sposoby sprawdzenia efektów kształcenia
1. Egzaminy pisemne (pytania testowe).
2. Raporty (Sprawozdanie) z jednolitych tematycznie bloków ćwiczeń laboratoryjnych oraz pisemne sprawdzenie przygotowanie do zajęć.

Treści programowe
? Rozwój układów programowalnych, rys historyczny, układy GAL, PAL, CPLD,
? Opis technologii układów programowalnych FPGA, cechy układów, wielkość, technologia wykonania, opis głównych rodzin układów (XILINX, ALTERA, LATTICE),
? Budowa układów programowalnych FPGA - komórka podstawowa (rejestr, LUT), elementy specjalne: pamięci BRAM, bloki DSP, menadżer zegara PLL, DCM, ADCM, gigabitowe porty komunikacyjne GTP, GTX, GTH, SerDes.
? Techniki projektowanie układów cyfrowych pod układy FPGA ? arytmetyka równoległa, szeregową, rozproszoną, efektywne wykorzystanie bloków DSP i pamięci BRAM.
? Język Verilog ? podstawy języka, przykłady systemów wspomagania projektowania.
? Projektowanie podstawowych struktur układów cyfrowych ? automaty, potoki, elementy pamięciowe, kolejki FIFO, LIFO, przykłady w języku Verilog.
? Magistrale komunikacyjne ? standardy AMBA, CoreConnect,, WishBone, sieci NoC.
? Programowanie i testowanie układów programowalnych FPGA ? interfejs JTAG, pamięci konfiguracyjne FLASH, ochrona danych (szyfrowanie AES).

Literatura podstawowa:
1. 1. Łuba T. (red.), Rawski M., Tomaszewicz P., Zbierchowski B.: Synteza układów cyfrowych, Wydawnictwa Komunikacji i Łączności, Warszawa 2003.
2. 2. Hajduk Z.: Wprowadzenie do języka Verilog, BTC, Warszawa 2009.
3. 3. Synteza i optymalizacja układów cyfrowych, Giovanni De Micheli, WNT.
4. 4. Język VHDL, Kelvin Skahill, WNT.
5. 5. Synteza i analiza układów cyfrowych, Autor: Halina Kamionka-Mikuła, Hanryk Małysiak, Bolesław Pochopień, WKŁ.

Literatura uzupełniająca:
1. 1. Zbysiński P., Pasierbiński J.: Układy programowalne pierwsze kroki, Wydawnictwo BTC, Warszawa 2004,
2. 2. Łuba T.: Synteza układów logicznych. Oficyna Wyd. PW, Warszawa, 2005.

Bilans nakładu pracy przeciętnego studenta

Czynność	Czas (godz.)
1. Udział w wykładach	15
2. Udział w ćwiczeniach laboratoryjnych	30
3. Przygotowania do laboratorium i opracowania raportu (sprawozdania)	25
4. Studiowanie literatury (podręczniki, katalogi):	10
5. Przygotowania do egzaminu	15
6. Udział w egzaminie	2
7. Konsultacje z prowadzącymi wykład i ćwiczenia	3

Obciążenie pracą studenta		
forma aktywności	godzin	ECTS
Łączny nakład pracy	100	4
Zajęcia wymagające bezpośredniego kontaktu z nauczycielem	50	1
Zajęcia o charakterze praktycznym	65	3